

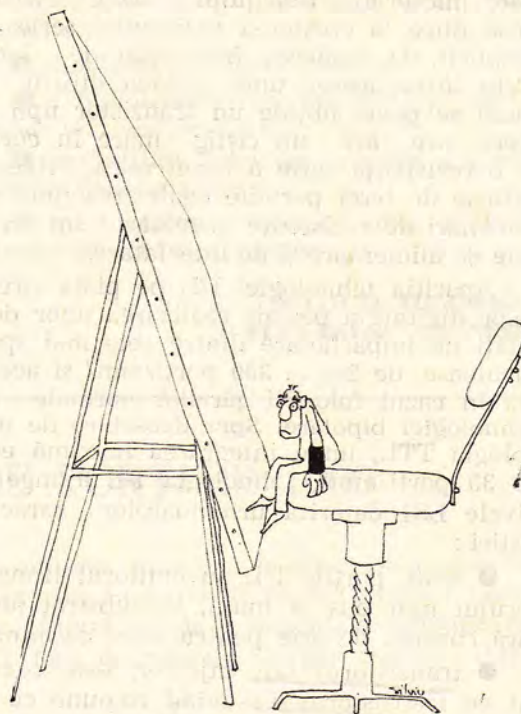
BP 1000 — COMPLEXITATE ȘI MOBILITATE ÎN PROIECTARE LA NIVEL LSI

LSI ȘI TEHNOLOGIA BIPOLARĂ

Cataloagele moderne ale principalilor furnizori de circuite integrate arată că, în domeniul digital, tehnologiile MOS au depășit nivelul memoriilor de 64 KB, avîntîndu-se la 3...4 Mbytes.

Deși s-a ajuns la nivele LSI — Large Scale Integration — sau VLSI — Very Large Scale Integration — nivelul de integrare pare a fi „nelimitat” datorită folosirii tehnicii hibride. (Conectarea unitară a două sau mai multe structuri, care realizează funcții diferite, într-o singură capsulă). Astfel s-a realizat așa numitul „one-chip-computer” cu memorie RAM de 300 KB, cu facilități de control I/O și alimentat de la baterie. Deși tehnologiile MOS permit astfel de salturi de integrare, circuitele bipolare, ceva mai complicate constructiv, sînt folosite în special acolo unde se impune o viteză de lucru mai mare decît cea obținută cu circuite MOS. Opțiunea între tehnologii, la demararea unui nou produs se face, desigur, funcție de cerințele aplicației. În ambele cazuri, însă, nivelul de integrare care poate asigura competitivitatea circuitelor, este cel puțin LSI. Datorită acestui fapt problema rentabilității se pune foarte drastic, consecința fiind că o parte din circuitele propuse fabricantului spre integrare sînt din capul locului rejectate. Un circuit va deveni eficient pentru fabricant dacă ulterior acesta va vinde un volum important care să acopere cheltuielile de proiectare, lansare în fabricație și fabricație curentă.

Această stare de fapt a devenit evidentă pentru proiectanții de aparatură logică industrială sau „pentru acasă”. Puși față în față cu problema scăderii prețului de cost și a consumului de energie, pentru ca produsele lor să devină competitive, li s-a părut evident că singurul mod pentru reali-



SPRE L.S.I.

zarea acestor deziderate constă în integrarea parțială sau totală a schemelor logice realizate cu mijloace TTL clasice. Cum fabricantul nu putea integra orice schemă datorită motivelor arătate mai sus s-a ajuns la proiectarea ariei de porți logice neinterconectate, ca mijloc de satisfacere a cerințelor „mărunte” pentru un fabricant important, dar nelipsite de interes pentru multe aplicații.

Punerea la punct a tehnologiei I²L — Integrated Injection Logic — în secția de circuite integrate din I.P.R.S. BANEASA, introduce în România primul circuit bipolar LSI fabricat în serie mare. În dorința de a veni cît mai mult în sprijinul beneficiarilor, proiectanții au găsit această soluție de acoperire a aplicațiilor deficitare economic pe tehnologia clasică TTL, speculînd marea calitate a tehnologiei I²L de a relansa bipolarele în cursa pentru circuite LSI.

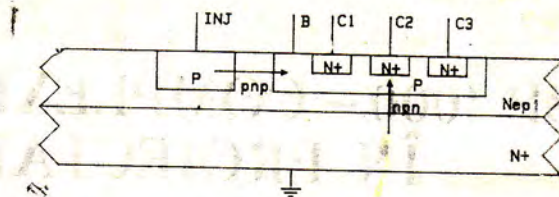
TEHNOLOGIA I²L

Suportul ariei de porți neconectate βP 1000 este tehnologia I²L cu două baze. Spre deosebire de operarea normală, în care un tranzistor poate deveni mai rapid cu prețul unui câștig mic în curent, în tehnologia I²L tranzistorii sînt cu atît mai rapizi cu cît câștigul lor în curent este mai mare. Metoda utilizată pentru obținerea unor astfel de tranzistori, în cazul variantei I²L standard, este micșorarea dopajului bazei. Aceasta însă duce la creșterea rezistenței serie și, implicit, la scăderea frecvenței de lucru. Prin introducerea unei a doua difuzii de bază se poate obține un tranzistor npn invers care are un câștig mare în curent și o rezistență serie a bazei mică. Această difuzie de bază permite egalizarea unei game mari de rezistențe necesare în circuitele de alimentare și de interfațare.

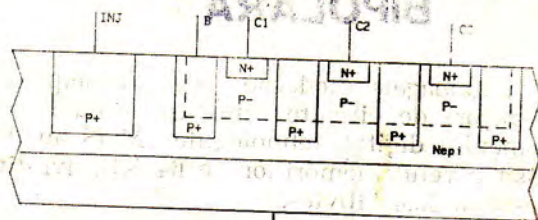
Apariția tehnologiei I²L pe piața circuitelor digitale a permis realizarea unor densități de împachetare dintre cele mai spectaculoase, de 200 ... 300 porți/mm² și aceasta în cazul folosirii gărzilor normale ale tehnologiei bipolare. Spre deosebire de tehnologia TTL, unde integrarea maximă este de 30 porți/mm², tehnologia I²L ajunge la nivele LSI datorită următoarelor caracteristici:

- toate porțile I²L au emitorul tranzistorului npn pus la masă, la substrat (deci fără consum de arie pentru acest terminal).
- tranzistorul Q₁, injector, este contopit cu tranzistorul T₁ avînd comune cu acesta regiunile de bază și colector, regiuni care, pentru tranzistorul npn, sînt emitor, respectiv bază.
- izolarea componentelor se face cu un zid n+, cu rol de a împiedica comunicarea prin efect de tranzistor pnp între două porți adiacente, care poate fi pus foarte aproape de baza porții I²L.

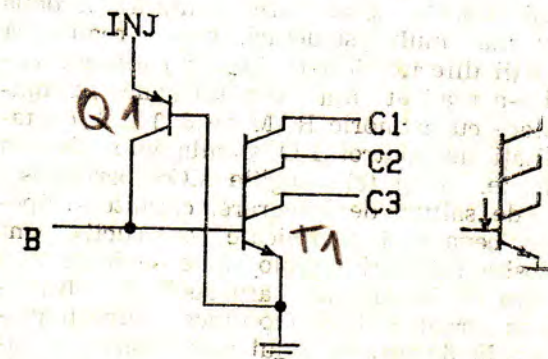
Meritele tehnologiei I²L sînt puse în evidență prin modul de comportare a elementului său de bază și anume poarta I²L. Această poartă are un excelent factor de merit (produsul dintre timpul de propagare și puterea disipată, care se mai numește PDP — power delay product) de 1 pJ. În consecință rezultă o caracteristică importantă a porții I²L și anume variația timpului de propagare funcție de curentul de alimentare așa cum se prezintă în diagrama alăturată. De altfel curentul de alimentare scăzut, de ordinul zecilor de μ A, face po-



Secțiune prin poarta elementară I²L



Secțiune prin poarta I²L cu două baze



Poarta elementară I²L și simbolul echivalent

sibilă realizarea circuitelor digitale complexe, cu un consum de putere foarte mic (comparabil și chiar mai scăzut decât circuitele realizate cu tehnologia CMOS). Astfel de circuite digitale pot fi alimentate de la baterie fără teama unui consum rapid al elementului alimentator. Este suficient un singur element de baterie datorită faptului că poarta I²L este capabilă să funcționeze la tensiuni scăzute (circa 1 V).

Tehnologia I²L fiind compatibilă cu tehnologia circuitelor liniare bipolare, se deschide un domeniu larg de aplicații și anume realizări mixte, pe același cip, a unor ansambluri electronice împărțite pe funcțiuni logice și liniare, capabile să îndeplinească cerințele cele mai diverse.

Alăturat de calitățile enumerate mai sus, poarta I²L este insensibilă la sarcini electrostatice datorate hazardului (spre deosebire de circuitele CMOS) și prezintă o bună rezistență la radiații ionizante. Tot la acest capitol se poate vorbi de imunitatea la zgomot superioară altor tehnologii și care este la îndemâna utilizatorului prin curentul de alimentare (la creșterea acestui curent, crește imunitatea la zgomot).

Realizarea primelor circuite I²L în cadrul I.P.R.S. BĂNEASA, demonstrează că această tehnologie este compatibilă cu dotarea secției de circuite integrate și promite noi perspective fabricației curente. De asemenea tehnologia I²L este deschisă noilor procedee tehnologice performante ca: implantare ionică, dublă metalizare, izolare cu oxid, etc. Se poate vorbi de faptul că este perfect adaptată, pe lângă circuitele mixte arătate și circuitele LSI „consumers” și memoriilor bipolare, ca și circuitele LSI „semicustom design” cum este aria de porți logice β P 1000. Această arie conține porți logice și interfețe care urmează să fie interconectate după o schemă a utilizatorului.

Ideea de arie neconectată a permis un salt spectaculos pe calea mobilității în proiectarea circuitelor integrate digitale. Un astfel de circuit conține componente date (porți logice în acest caz) și are o formă fixă. Plachetele sînt stocate după terminarea proceselor care definesc elementele componente, în așteptarea unor măști de metalizare cu ajutorul cărora porțile sînt conectate între ele pentru a realiza circuitul final. În felul acesta se folosește o structură comună pentru generarea circuitelor finite, singura deosebire între ele fiind forma interconexiunilor.

Avantajele acestui mod de lucru sînt evidente:

- mobilitate economică mare
- rentabilitatea este asigurată și de un număr mai mic de circuite vîndute
- posibilități mari de sondare a preferințelor beneficiarilor
- posibilitatea proiectării unor grupe de circuite direct interfațabile.

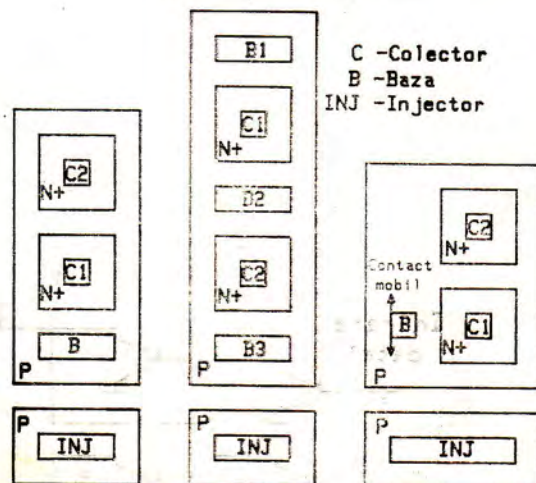
NICOLAE MARINESCU
ALEXANDRU PAUNESCU

ARHITECTURA ARIEI DE PORȚI β P 1000

Aria de porți logice I²L, β P 1000, a fost concepută astfel încît să asigure maximum de mobilitate în proiectarea circuitelor integrate, păstrînd aproape neschimbată densitatea de împachetare. De obicei mobilitatea în proiectare se obține în detrimentul densității. Aria de porți înglobează însă o serie de idei de lay-out care au reușit să împace aceste două tendințe contradictorii. Astfel, într-o arie de porți logice nu se poate utiliza geometria porții din circuitele I²L dedicate, deoarece localizarea contactului de bază depinde de schema circuitului care urmează să fie proiectat. Soluția adoptată de firma EXAR constă în existența mai multor contacte de bază pe aceeași poartă, urmînd ca pentru o aplicație oarecare să fie contactat cel mai convenabil dintre ele. Dezavantajul unei astfel de soluții rezultă din necesitatea lungirii bazei porții I²L, lucru care duce la creșterea rezistenței serie și, implicit, la viteze de comutație diferite pentru colectori.

Ideea de lay-out folosită în β P 1000 constă din lățirea ariei de bază a porții I²L, permițînd astfel contactului de bază să fie situat în orice poziție. Lățirea bazei a scăzut totodată și rezistența ei serie, rezultînd

o comutare sincronă a celor cinci colectori ai porții. Remarcabil pentru această poartă este faptul că, la o suprafață aproape dublă față de poarta EXAR, poarta I.P.R.S.



- a) Geometria unei porți pentru circuite I²L dedicate
b) Geometria EXAR pentru poarta I²L
c) Geometria porții I²L utilizată în β P 1000

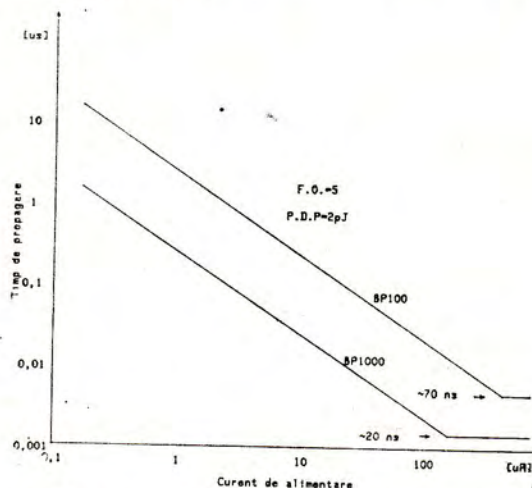
are același timp de comutație cu aceasta (aproximativ 70 ns).

La densități mari de împachetare se impune de cele mai multe ori folosirea a două straturi de metalizare. Pentru aria de porți I²L nu s-a considerat necesară o astfel de tehnologie, asigurându-se posibilitatea încrucișării traseelor de interconexiuni cu ajutorul unor treceri pe sub metalizare (difuzii colector-emitor).

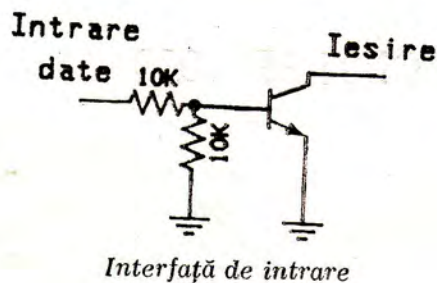
βP 1000 cuprinde 160 de porți I²L echivalente cu porțile TTL ȘI — NU cu cinci intrări. Pentru a asigura compatibilitatea cu circuite TTL sau MOS, s-au prevăzut 14 interfețe de intrare/ieșire situate în jurul zonei de logică I²L. Tranzistoarele npn folosite pentru interfațare au câștigul în curent 75 și o tensiune BV_{CEO} de cel puțin 7 V.

Un circuit I²L se alimentează în curent, tensiunea de alimentare fiind egală cu aceea a joncțiunii emitor-bază a tranzistorului pnp injector, polarizată direct. Această tensiune se obține de la o sursă exterioră prin intermediul unui rezistor. Pentru a asigura compatibilitatea cu logica TTL s-a prevăzut alimentarea de la 5 V a cipului βP 1000, logica I²L fiind cuplată la a-

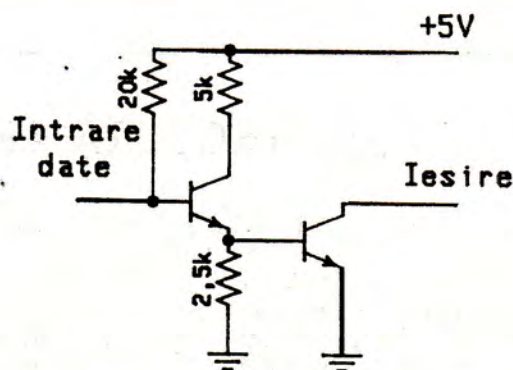
ceastă tensiune prin intermediul unei rezistențe a cărei valoare poate fi indicată de utilizator. Din valoarea acestei rezistențe se stabilește curentul de alimentare care, la rîndul lui, determină timpul de propagare al porții I²L.



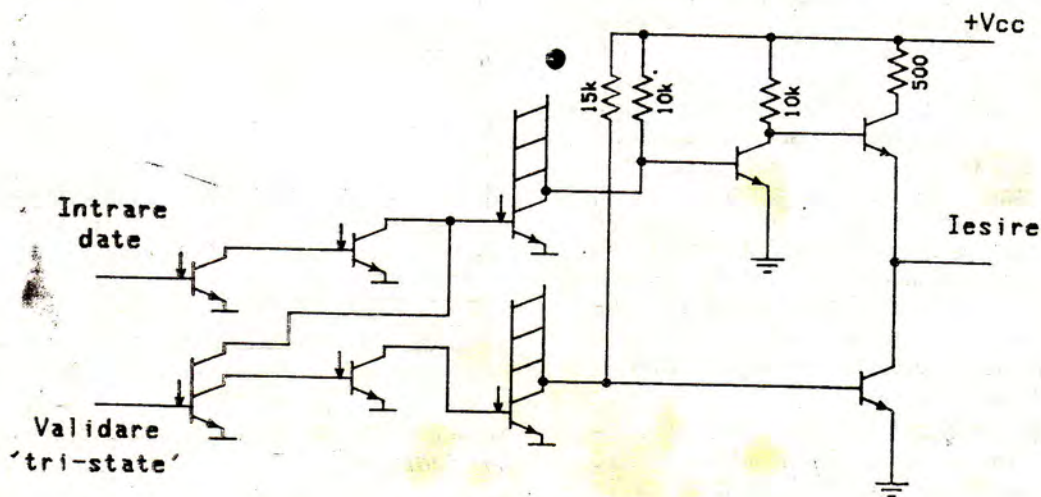
Dependența timpului de propagare de curentul de alimentare



Interfață de intrare



Interfață de ieșire „open-collector”

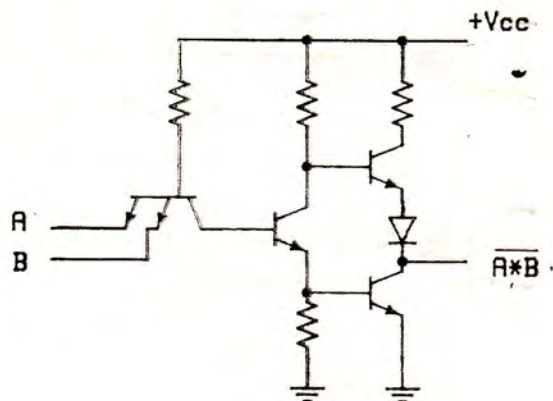


Interfață TRI-STATE

PROIECTARE

Poarta I²L este un ȘI — NU în logică pozitivă, deci proiectarea unei scheme logice este similară cu cea pentru circuite TTL. Diferența provine din faptul că în I²L poarta are intrările cablate și ieșirile izolate, în timp ce poarta TTL are intrările izolate și ieșirile cablate. De aici rezultă și diferențele între schemele logice bazate pe cele 2 tehnologii ca în figurile alăturate.

Un alt aspect care trebuie avut în vedere în proiectarea unui circuit logic I²L este timpul de propagare. Utilizatorul are posibilitatea alegerii timpului de propagare modificând valoarea curentului de alimentare conform graficului alăturat. Datorită acestei proprietăți specifice logicii de injecție, în aplicațiile secvențiale se poate elimina hazardul, fără a mai fi nevoie de o logică redondantă, prin simpla alimentare diferențială a unor porți. Încetinind în mod deliberat răspunsul unui lanț de porți logice se poate determina în acest fel starea circuitului secvențial care primește la intrare variabile logice susceptibile de a genera hazard.



Poarta ȘI—NU, TTL

Pe lângă indicațiile teoretice de proiectare cu porți I²L, utilizatorul dispune, prin intermediul familiei βP 100, de un instrument de modelare practică a schemelor proiectate. βP 100 este o arie de 10 porți I²L identice cu cele din βP 1000. Aceste porți au terminalele scoase în exterior conform tabelului de mai jos.

ALEXANDRU PĂUNESCU

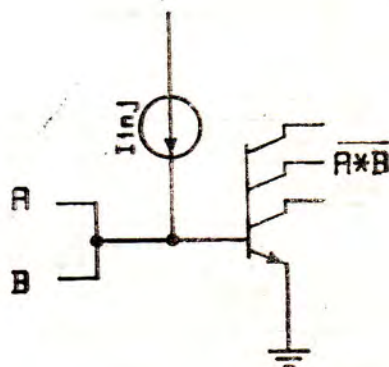


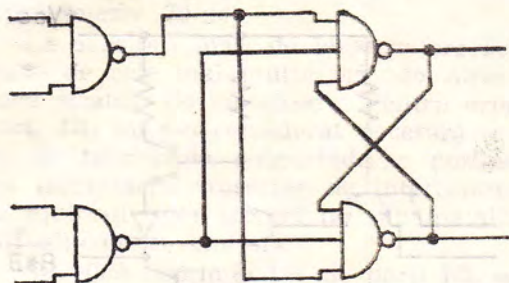
βP 103 6 inversoare

βP 100 4 porți cu 2 colectori

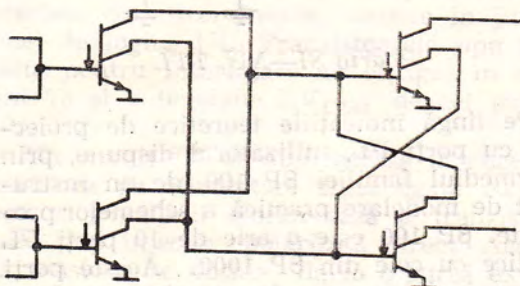
βP 110 3 porți cu 3 colectori

βP 120 2 porți cu 4 colectori

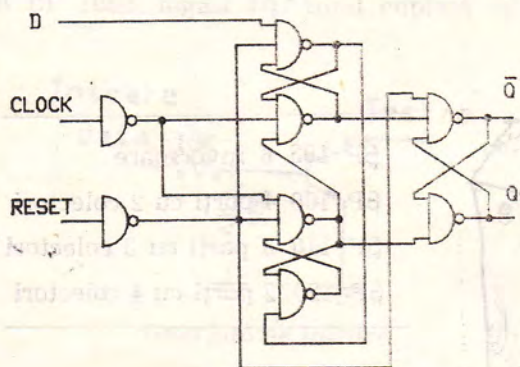
Poarta ȘI—NU, I²L



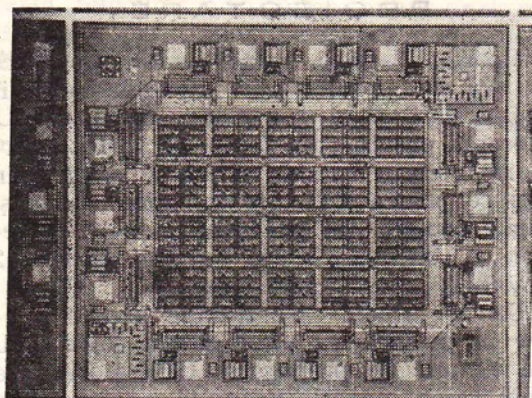
Exemplu de circuit logic a. TTL



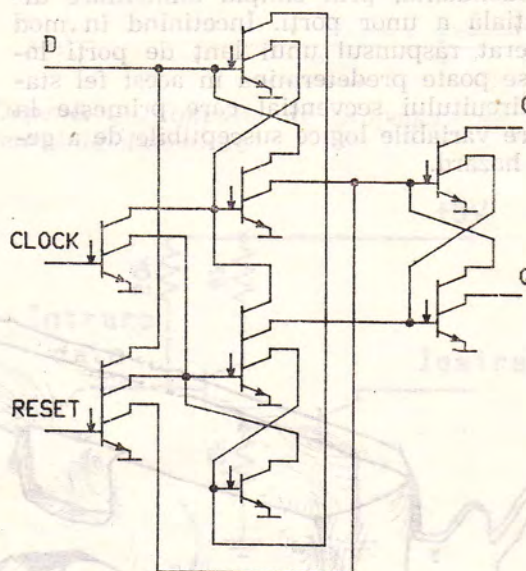
b. I²L



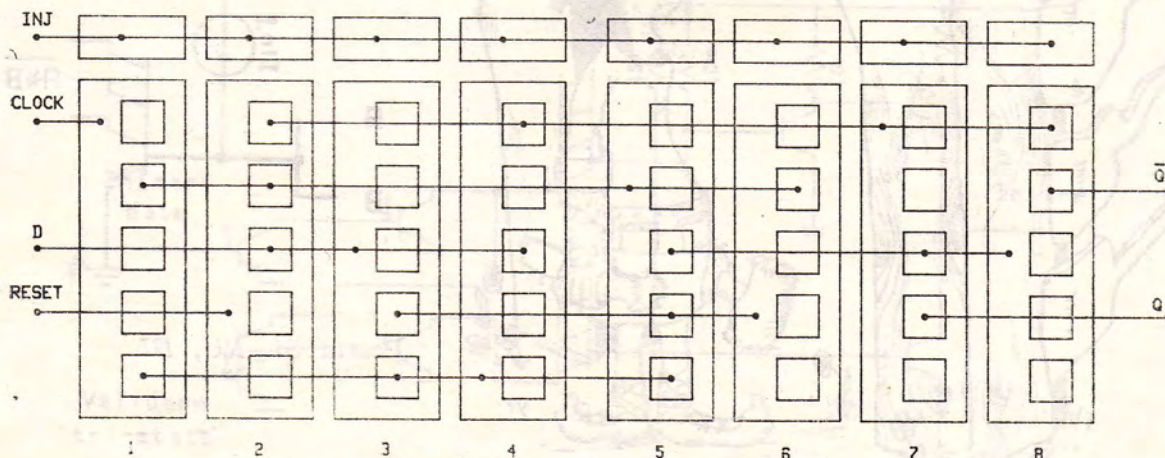
Circuit basculant D. a. TTL



Fotografia ariei de porți βP 1000



b. I²L



c. Conectarea porților I²L

APLICAȚII

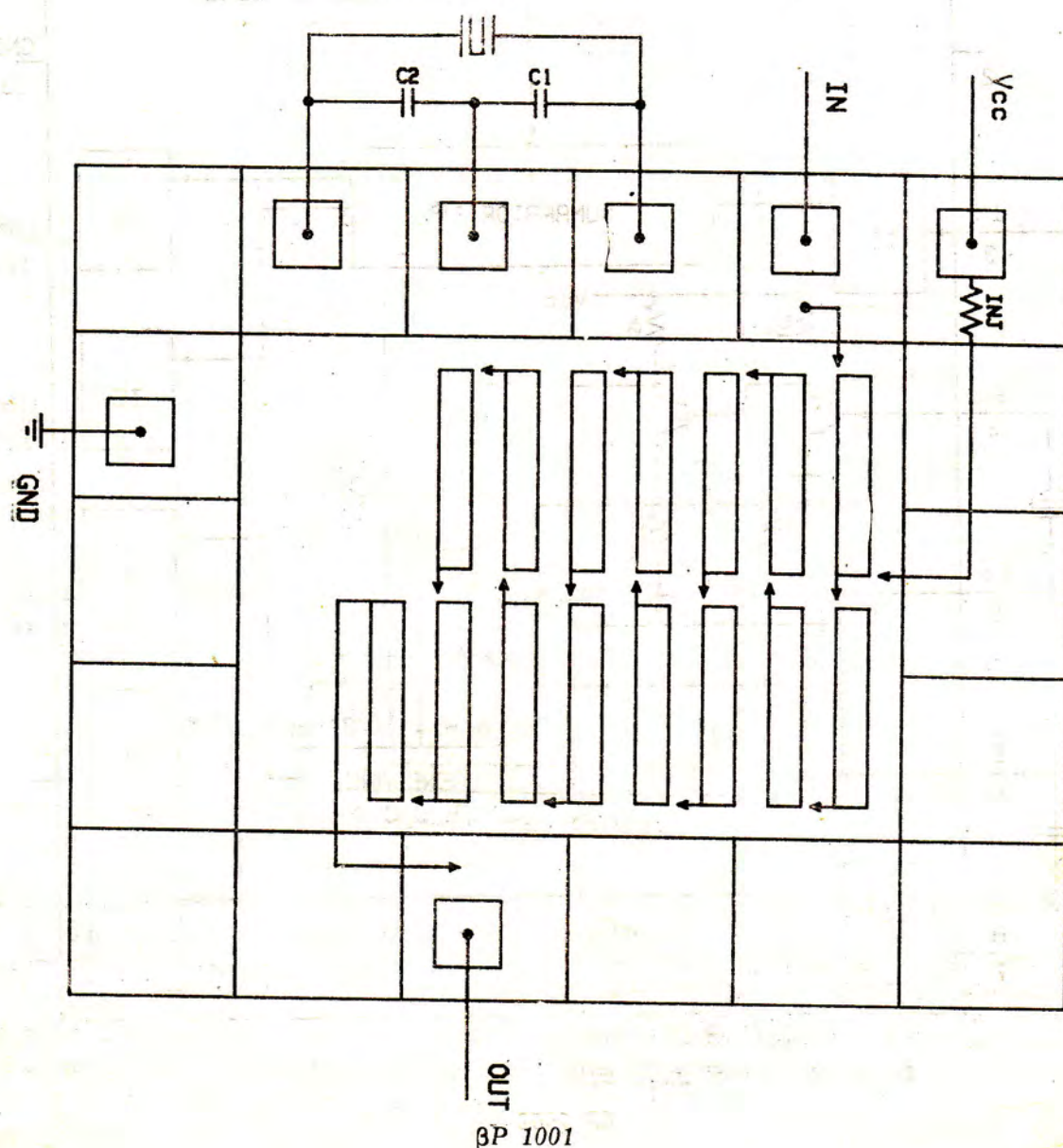
1. 7P 1001 — NUMĂRĂTOR/DIVIZOR CU 2^{15}

Circuitul este destinat realizării ceasurilor echipate cu motor pas cu pas (sistem Seiko). Impulsurile necesare funcționării pot fi furnizate de la un generator extern, dar circuitul are și posibilitatea să-și genereze aceste impulsuri prin folosirea propriului oscilator. Frecvența maxim admisibilă este de 3,5 MHz.

Interfața de intrare are pragul de basculare situat la 1,4 V permițând astfel recunoașterea semnalelor TTL.

Interfața de ieșire este „open-collector”.

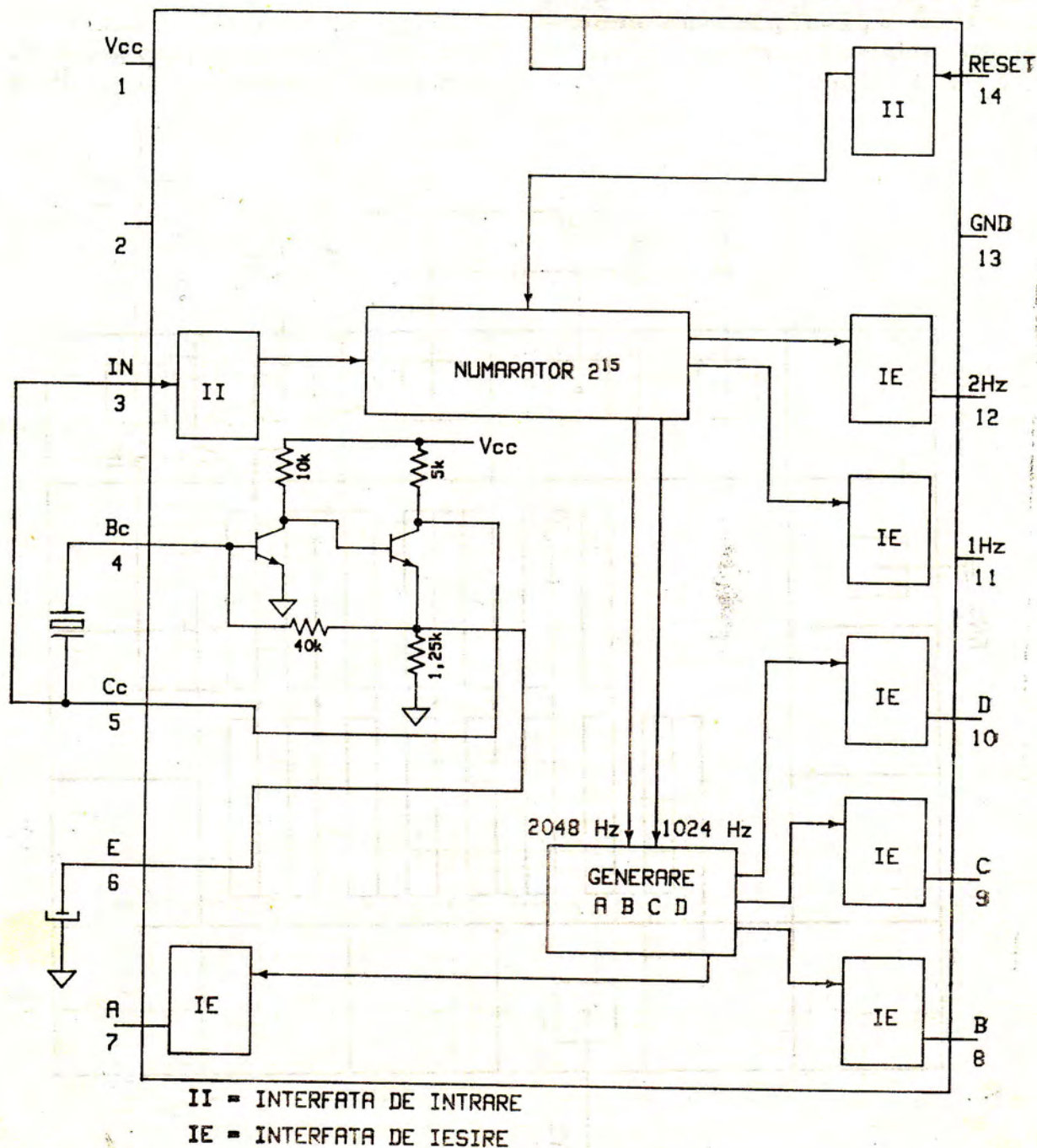
Oscilatorul încorporat funcționează fie în montaj Colpitts fie cu cuarț pe frecvența de rezonanță paralel.



2. βP 1002 — NUMĂRĂTOR DIVIZOR CU 2^{15}

βP 1002 este destinat producerii impulsurilor cu perioada de 1 s pornind de la un oscilator cu cuarț miniatural cu frecvența $32\,768\text{ Hz} = 2^{15}\text{ Hz}$. Oscilatorul încorporat în βP 1002 este destinat cuarțurilor care lucrează pe frecvența de rezonanță serie.

Spre deosebire de βP 1001, acest circuit poate furniza semnale suplimentare necesare funcționării unui ceas electronic cum ar fi impulsuri de 2 Hz pentru potrivirea manuală a ceasului și semnalele A, B, C, D necesare selectării secvențiale a cifrelor afișajului.



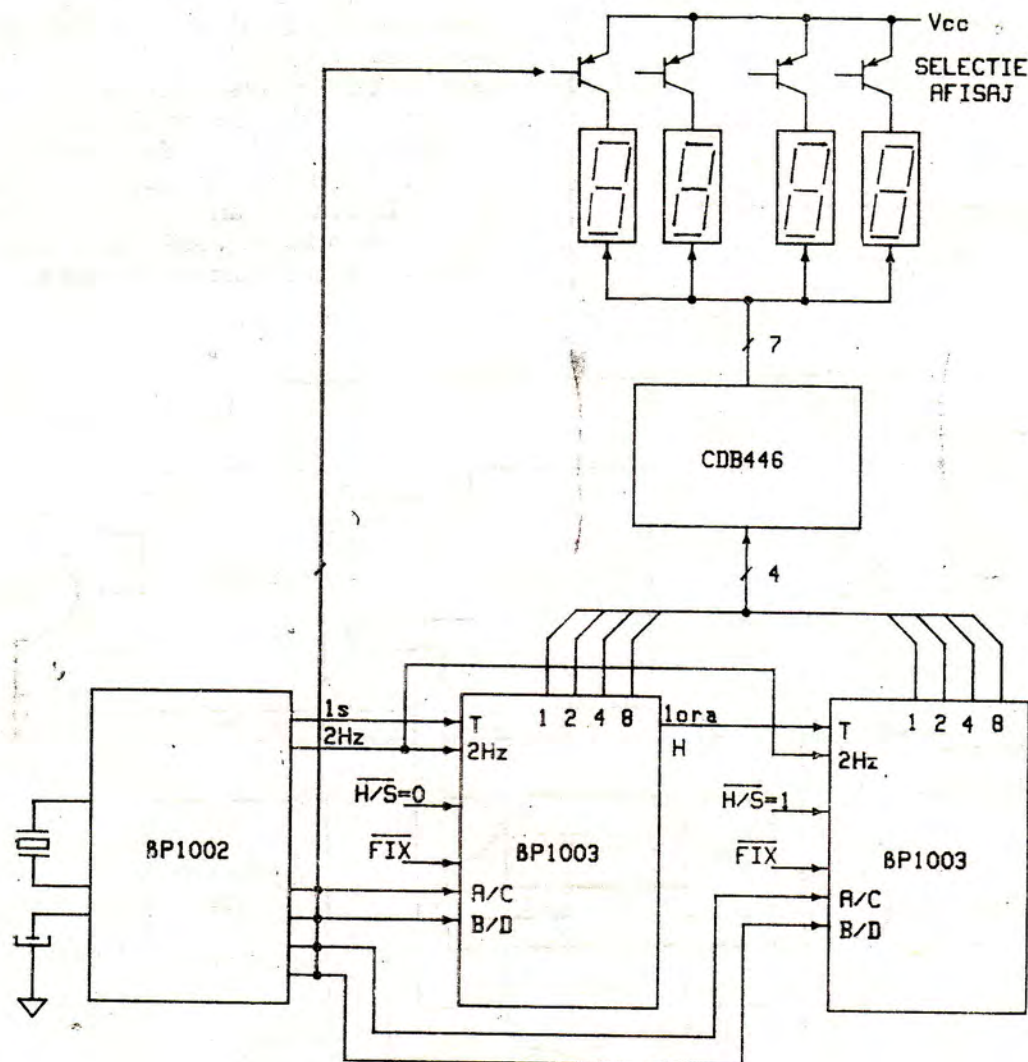
βP 1002

3. βP 1003 — NUMĂRĂTOR/DIVIZOR PROGRAMABIL

Semnalele generate de βP 1002 sînt prelucrate de βP 1003 în vederea obținerii impulsurilor necesare afișării minutilor și orelor. Programarea lui βP 1003 se realizează cu ajutorul intrărilor $\overline{H/S}$, $\overline{FIX}$, $\overline{B/D}$ și $\overline{A/C}$, în felul următor :

● $\overline{FIX}=0$ — semnalul de 2 Hz, primit de la βP 1002, devine prioritar astfel încît ceasul poate fi reglat prin intermediul unui singur buton pe fiecare circuit βP 1003.

Ieșirile $2^0, 2^1, 2^2, 2^3$ sînt active numai cînd intrările A/C sau B/D sînt active (stare 1). Dacă $A/C=1$ se afișează în cod BCD conținutul registrului unităților, iar dacă



Schema ceasului OLTCIT

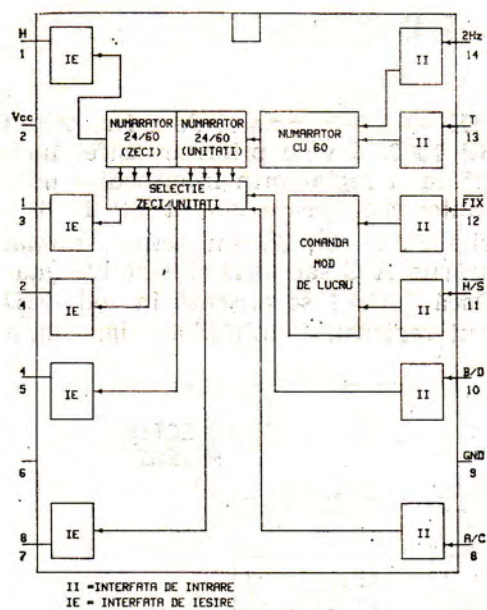
● $\overline{FIX}=1$ și $\overline{H/S}=0$ — circuitul primește impulsuri de 1 Hz oferind la ieșire impulsuri de 1 oră pentru afișarea minutilor.

● $\overline{FIX}=1$ și $\overline{H/S}=1$ — circuitul primește impulsuri de 1 oră oferind la ieșire impulsuri cu perioada de 24 ore, pentru afișarea orelor.

$B/D=1$ se afișează conținutul registrului zecilor.

Aplicația imediată pentru βP 1002 și βP 1003 este ceasul OLTCIT, care urmează să fie produs de I.T.C. Timișoara. Circuitul decodor BCD/7 segmente. CDB 446 este folosit multiplexat cu ajutorul semnalelor ABCD furnizate de βP 1002.

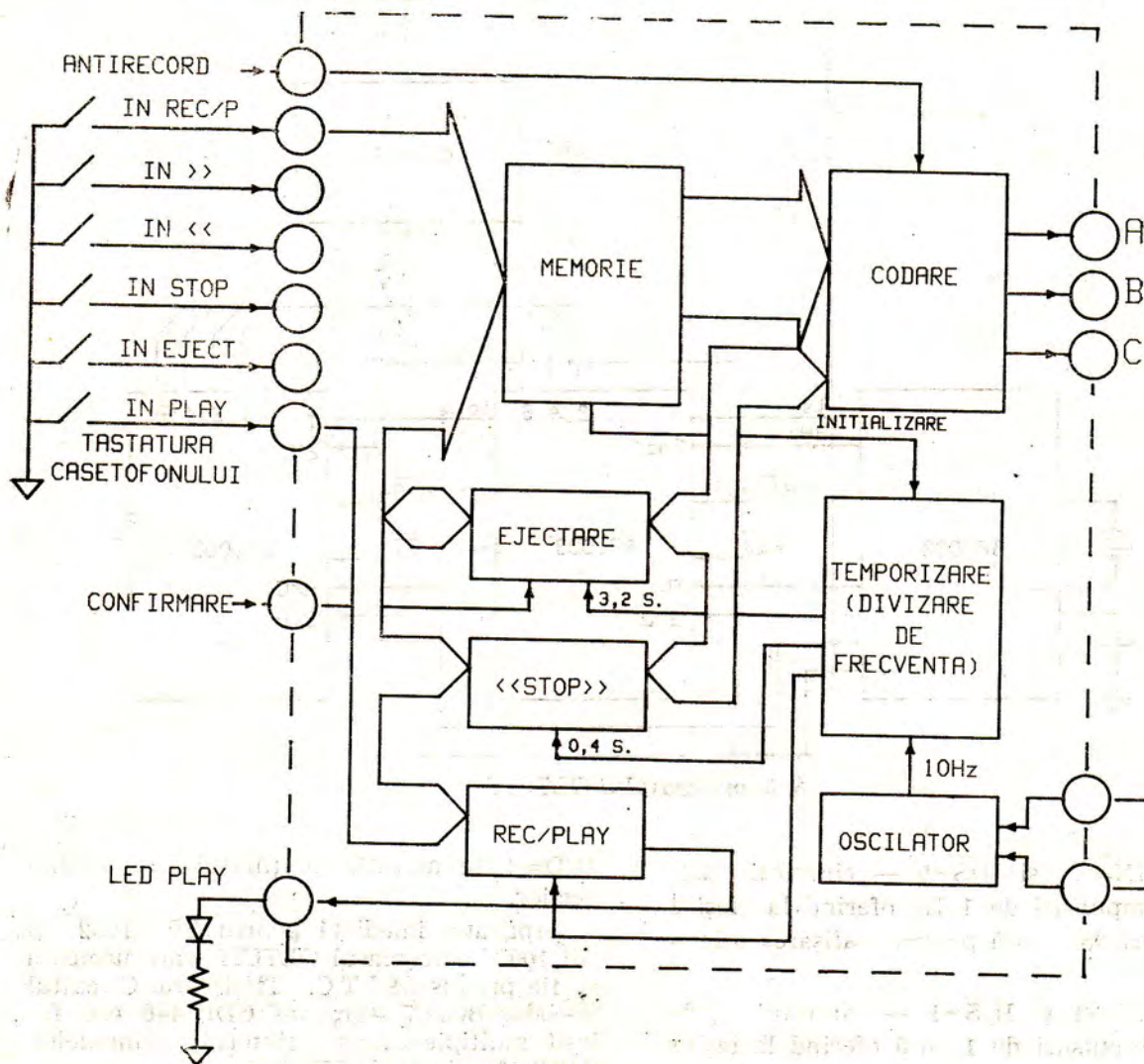
ALEXANDRU PAUNESCU



BP 1003

4. BP 1009 ȘI BP 1010 CIRCUITE INTEGRATE PENTRU CASETOFON

BP 1009 și BP 1010 sînt destinate prelucrării comenzilor de la tastatura casetofonului în curs de realizare la Întreprinderea de Electronică Industrială București. Circuitele generează stări pentru comanda servomotorului și reel motorului, diodelor luminescente PLAY/RECORD și pentru electronica de înregistrare/redare. Funcțiile implementate în aceste circuite sînt realizate cu ajutorul a 200 porți logice I²L. Logica pentru casetofon a fost implementată pe două circuite de tip „arie neconectată”, datorită faptului că aria conține 160 porți logice și datorită limitării tehnologice la o capsulă de maximum 16 terminale.



BP 1009

Funcțiile îndeplinite de acest set de circuite au fost optimizate și grupate după cum urmează:

- Imediat după alimentarea casetofonului se închide portcasetă (dacă este deschisă), tensionează banda timp de 0,8 s, prin activarea ieșirilor REEL TENS și SERVO STOP, după care trece în starea de așteptare a unei comenzi prin inhibarea ieșirii REEL TENS.

- Se închide portcasetă cu orice altă comandă în afară de EJECT, apoi se trece în starea cerută de acea comandă. Dacă s-a acționat STOP, PLAY sau REC/PAUSE, imediat după închiderea portcasetei efectuează pretensionarea timp de 0,8 s, după care trece în starea comandată.

- În cazul în care portcasetă nu se închide (la introducerea încorectă a casetei sau din alte cauze) se rejectează caseta după 3,2 s prin reactivarea ieșirii SERVO EJECT.

- La închiderea cu mîna a portcasetei se pretensionează banda magnetică, apoi se trece în starea de așteptare.

- La trecerea din starea „repede înainte” (ieșirile SERVO <> și REEL > active) în starea „repede înapoi” (ieșirile SERVO << și REEL < active) se comandă trecerea prin starea „stop” (SERVO STOP activă) timp de 0,4 s, pentru protecția benzii magnetice și a mecanicii casetofonului.

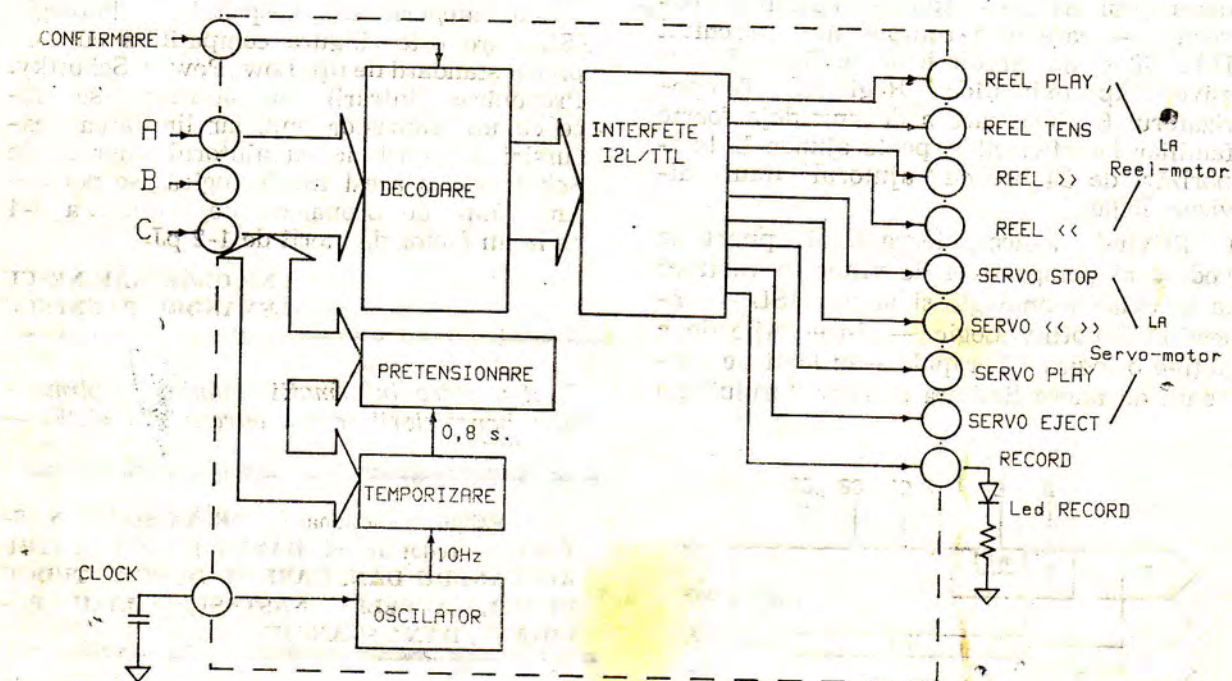
- Se acceptă comanda de înregistrare (ieșirea RECORD/PLAY activă, dioda lumi-

niscentă PLAY clipește și RECORD este aprinsă) numai dacă intrarea ANTIRECORD permite acest lucru, funcție de starea casei. În caz contrar se trece în starea de așteptare, ignorînd comanda. În cazul validării înregistrării, după comanda REC/PAUSE utilizatorul comandă PLAY, activînd ieșirile SERVO PLAY și REEL PLAY iar dioda luminiscentă PLAY trece din starea clipind în starea aprins continuu.

Circuitul βP 1009 preia comanda de la tastatura realizată cu comutatoare cu revenire și o memorează cu ajutorul bistabililor D. De aici informația este preluată de blocul de codare care o transmite sub formă de 3 biți circuitului βP 1010. Din aria I²L au fost ocupate 140 din cele 160 porți logice disponibile.

Temporizările enunțate în cadrul funcțiilor de mai sus sînt realizate cu ajutorul unui oscilator de bază cu o frecvență de 10 Hz, frecvență divizată apoi cu un lanț de celule D. Grupul RC al oscilatorului este realizat în exterior, ajustarea lui fiind la îndemîna utilizatorului. Divizările permit obținerea timpilor 0,4 s, 0,8 s, 1,6 s, 3,2 s.

Circuitul βP 1010 decodează informația primită de la βP 1009. Pe lângă acest decodor, circuitul mai conține oscilatorul și blocul temporizator, precum și un bloc de pretensionare a benzii în timp de 0,8 s.



βP 1010

Semnalul de CONFIRMARE inhibă ieşirile REEL-MOTOR atâta timp cât portcasetă este deschisă. Ieşirile circuitului βP 1010 sînt de tip TTL. În acest circuit au fost folosite 110 porţi logice.

Avantajele integrării în două circuite, cu ajutorul tehnologiei I²L, a schemei de comandă a casetofonului sînt evidente:

- înlocuirea unui montaj cu aproximativ 20 de circuite integrate TTL, montaj care realizează aceleaşi funcţii.

- fiabilitate şi mentenabilitate sporite faţă de montajul cu circuite TTL.

- preţ de cost redus.

- imunitate sporită la zgomot.

Avantajele listate, ca şi cererea crescîndă de integrare a schemelor electronice dedicate, din ce în ce mai complicate, au impus în ultimul timp necesitatea introducerii tehnologiei de montare a circuitelor cu 18 şi 24 de terminale. Această investiţie este nu numai necesară dar şi avantajoasă datorită scăderii preţului de cost, a timpului de lucru şi datorită miniaturizării sporite.

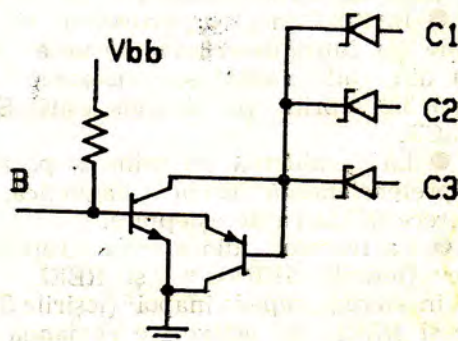
SILVIU PUCHIANU

POSIBILITĂȚI PENTRU VIITOR

Pentru tehnologia I²L, în I.P.R.S. BĂNEASA, se întrevăd cîteva utilizări distincte. Astfel urmează să fie realizată aria de mărime medie cu circa 400 de porţi, arie imediat necesară aplicaţiilor ce ne sînt propuse în prezent. Folosind o dublă metalizare, s-ar putea ajunge la o arie de mărime mare, avînd cel puţin 1000 porţi.

Combinînd domeniul logic I²L cu cel liniar există posibilitatea realizării unui circuit DAC — Digital to Analog Converter — de 8 biţi, cu logică compatibilă cu magistrala de date a microprocesoarelor 8080/Z80. De asemenea se poate aborda proiectarea unui ADC — Analog to Digital Converter — care este compus din circuitul DAC 08 şi un circuit logic SAR — Successive Approximation Register. Temporizatorul βE 555, care a devenit deja foarte familiar beneficiarilor, poate ajunge la temporizări de 24 ore cu ajutorul unui divizor logic.

Privind logica integrată, din punct de vedere al perspectivei de viitor se va trece la o nouă tehnologie şi anume ISL — Injection Schottky Logic —. Încercările de a obţine o logică I²L rapidă s-au lovit de frecvenţa de tăiere limitată a tranzistorului npn

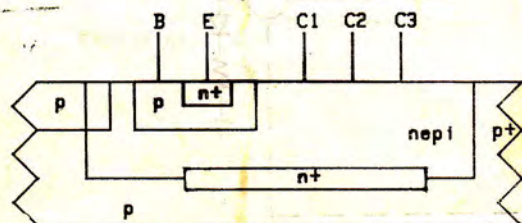


Poarta elementară ISL

invers. Tehnologiile asemănătoare, care utilizează tranzistoare npn uzuale, cu cîştig în curent şi frecvenţe de tăiere mari, au ca principal dezavantaj intrarea în saturaţie adîncă a tranzistorului comutator. Din această categorie se desprinde tehnologia ISL, care este singura compatibilă cu un proces standard de tip Low Power Schottky. Prevenirea intrării în saturaţie se face cu un tranzistor pnp, iar limitarea excursiei de tensiune cu ajutorul unor diode Schottky. Cu acest tip de logică se pot obţine timpi de propagare de ordinul a 3-4 ns la un factor de merit de 1-2 pJ.

NICOLAE MARINESCU
ALEXANDRU PĂUNESCU

Pentru orice informaţii tehnice suplimentare beneficiarii se pot adresa la SEICEI — tel. 391.



Secţiune prin poarta elementară ISL

Colectivul redacţional: ADRIAN-SORIN NĂSTASE, — redactor şef, DĂNUŢ BODEA, PETRU ALEXANDRU DAN, GABRIEL DONCIU, TUDOR DUNCA, AURELIA NĂSTASE, SILVIU PUCHIANU, DANA STĂNOIU.

I.P.R.S. BĂNEASA, str. IANCU NICOLAE 32,
72996 BUCUREŞTI, tel. 33.40.50